

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平10-284507

(43)公開日 平成10年(1998)10月23日

(51)Int.Cl.*

識別記号

FI

H01L 21/338

H01L 29/80

B

29/812

23/12

301C

23/12

301

27/04

A

27/04

21/822

審査請求 有 請求項の数 3 OL (全 4 頁)

(21)出願番号

特願平9-86394

(22)出願日

平成9年(1997)4月4日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 太田 順道

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 正戸 宏幸

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 熊淵 康仁

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

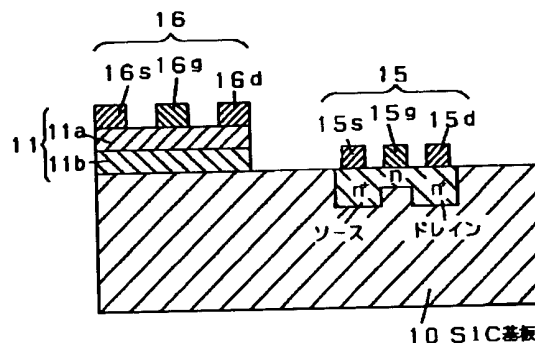
(74)代理人 弁理士 滝本 智之 (外1名)

(54)【発明の名称】 半導体装置

(57)【要約】

【課題】 受信アンパ部の低雑音特性の温度劣化を最小限に抑えつつ、送信アンパ部の飛躍的な高出力化を可能にする半導体装置を提供する。

【解決手段】 SiC基板10上に $Al(x)In(y)Ga(1-x-y)N$ ($0 \leq x, y \leq 1$) エピタキシャル膜11が形成されている。高出力アンパ部15は、SiC基板10内に形成され、低雑音アンパ部16は、エピタキシャル膜11内に形成されている。SiC基板に高出力アンパ部を形成することによって高出力化を実現し、同時にSiC上にエピタキシャル成長可能なGaN系材料の高い電子移動度を活かした低雑音アンパ部を一体形成することによって、超高出力型の送受信一体MMICを実現している。



【特許請求の範囲】

【請求項1】 SiC基板と、

前記SiC基板上に形成された $Al(x)In(y)Ga(1-x-y)N$ ($0 \leq x, y \leq 1$) からなるエビタキシャル膜と、

前記SiC基板に形成されたパワーアンプ部と、

前記エビタキシャル膜に形成された低雑音アンプ部とを有し、前記パワーアンプ部と、前記低雑音アンプ部とが同一基板上に形成されている半導体装置。

【請求項2】 エビタキシャル膜に、 $AlGaIn$ 障壁層と $InGaIn$ 井戸層を含む低雑音アンプ部とする請求項1に記載の半導体装置。

【請求項3】 SiC基板と、

前記SiC基板上に形成され、かつSiCに格子整合する $Al(x)In(y)Ga(1-x-y)N$ ($0 \leq x, y \leq 1$) からなる第一のエビタキシャル膜と、

前記第一のエビタキシャル膜上に形成された $Al(x)In(y)Ga(1-x-y)N$ ($0 \leq x, y \leq 1$) からなる第二のエビタキシャル膜と、

前記SiC基板上に形成され、かつ上記第一のエビタキシャル膜をFETのショットキー層とするパワーアンプ部と、

前記第二のエビタキシャル膜上に形成された低雑音アンプ部とを有し、

前記パワーアンプ部と、前記低雑音アンプ部とが同一基板上に形成されている半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は高周波デバイス、特に高出力特性と低雑音特性が要求される情報通信用送受信アンプの構造に関するものである。

【0002】

【従来の技術】近年、小型化・高性能化された携帯電話の普及が急速に進んでいる。この進歩に大きく貢献した技術として、高性能な電池の開発と、高性能な電界効果型トランジスタ、特に砒化ガリウム(GaAs)MESFETの開発がある。デバイスとしてのGaAsMESFETは、低電圧動作・高利得・高効率・低雑音・低歪み等の高周波特性に関して優れた性能を発揮し、携帯端末の送受信アンプとして活躍している。最近では技術の進歩とともに、従来のハイブリッド構成に対して、1チップ上に低雑音受信アンプ部と高出力送信アンプ部との全てを形成する一体型MMIC(Microwave Monolithic IC)も開発されている。この構造を有する従来の送受信アンプの構成を、以下図面を参照しながら説明する。

【0003】図3は、従来の送受信アンプ一体型MMICを示す構成図である。図3において、30はGaAs基板であり、基板30には、高出力アンプ部35および低雑音アンプ部36とが形成されている。高出力アンプ

部35は大きなゲート幅を有するGaAsMESFETで構成され、低雑音アンプ部36は、小さなゲート幅を有するGaAsMESFETで構成されている(例えば、K. FUJIMOTOら、「A high performance GaAs MMIC transceiver for personal handy phone system (PHS)」、25th European Microwave Conference, Proceedings, vol. 2, pp. 926-930, 1995など)。

【0004】

【発明が解決しようとする課題】しかしながら上記のような構成では、GaAs基板30の低い熱伝導率(約 $0.5W/cmK$)の影響で、高出力アンプ部のさらなる高出力化を図ると、基板温度が上昇し、GaAsの高い電子移動度(約 $6000cm \cdot cm/Vs$)を活かした低雑音アンプ部の雑音特性が劣化するという問題が生じるため、数Wから数百Wといった高出力タイプの一体型MMICは、GaAsでは実現不可能であった。

【0005】本発明は上記問題点に鑑み、受信アンプ部の低雑音特性の温度劣化を最小限に抑えつつ、送信アンプ部の飛躍的な高出力化を可能にする半導体装置を提供するものである。

【0006】

【課題を解決するための手段】上記問題点を解決するために本発明では、SiC基板と、前記SiC基板上に形成された $Al(x)In(y)Ga(1-x-y)N$ ($0 \leq x, y \leq 1$) からなるエビタキシャル膜と、前記SiC基板に形成されたパワーアンプ部と、前記エビタキシャル膜に形成された低雑音アンプ部とを有する半導体装置とする。

【0007】また、SiC基板と、前記SiC基板上に形成され、かつSiCに格子整合する $Al(x)In(y)Ga(1-x-y)N$ ($0 \leq x, y \leq 1$) からなる第一のエビタキシャル膜と、前記第一のエビタキシャル膜上に形成された $Al(x)In(y)Ga(1-x-y)N$ ($0 \leq x, y \leq 1$) からなる第二のエビタキシャル膜と、前記SiC基板上に形成され、かつ上記第一のエビタキシャル膜をFETのショットキー層とするパワーアンプ部と、前記第二のエビタキシャル膜上に形成された低雑音アンプ部とを有する半導体装置とする。

【0008】本発明は上記の構成により、SiC上にアンプ部を形成し、エビタキシャル膜(たとえばGaN系半導体材料)上に低雑音アンプ部を形成するので、SiCの高い熱伝導率(約 $4.9W/cmK$)と、GaN系材料の高い電子移動度(約 $1000cm \cdot cm/Vs$)を同時に活かせるため、高出力送受信一体型MMICが可能である。

【0009】また、高出力用材料としてのSiCは、GaAsよりも約10倍も絶縁破壊電界が大きいので、デ

バイスの耐圧向上・動作電圧向上を可能にし、上記熱伝導率の効果とともにGaAsの数十倍の高出力化が可能である。

【0010】さらに、GaN系材料は、現在単結晶基板が存在しないためにサファイア基板上などに形成されているが、本発明のSiC基板上に形成することも可能であるため、良好な結晶性が得られる。加えて、GaN系材料も、SiCと同様にワイドギャップ半導体であるため、使用可能温度が高かつリーク電流などの温度に対する増加量も小さいため、かなり高い温度域においても低雑音特性を維持できる。

【0011】

【発明の実施の形態】以下本発明の一実施例の電界効果型トランジスタについて、図面を参照しながら説明する。

【0012】(実施の形態1) 図1は、本発明の第1の構成による送受信一体MMICを示す構成図である。図1において、10はSiC基板である。SiC基板10上に、 $Al(x)In(y)Ga(1-x-y)N$ ($0 \leq x, y \leq 1$) の混晶材料を用いてエピタキシャル膜11が形成されている。具体的には、SiC基板10上に、n型GaN層11bからなるチャネル層、およびアンドープAl_{0.2}Ga_{0.8}N層11aからなるショットキー層が形成されている。GaN層11aの上には、ゲート電極16s、ソース電極16g、ドレイン電極16dを有するMESFETが形成され、このFETが低雑音用のアンパ部16となっており、ゲート幅は小さい。

【0013】15は高出力アンパ部で、SiC基板10内に、n+ソース層、n+ドレイン層、nチャネル層が形成され、大きなゲート幅を有するSiCMESFETで構成されている。ソース層、ドレイン層、チャネル層は、シリコンのイオン注入により形成している。

【0014】このように、高出力用のMESFETをSiC基板上に形成することにより、SiCの高い熱伝導率を利用できるので、高出力が可能なアンパ部を形成できる。また、 $Al(x)In(y)Ga(1-x-y)N$ ($0 \leq x, y \leq 1$) であらわされるGaN系半導体にFETを形成できるため、この材料のもつ高い電子移動度(約1000cm²・cm/Vs)を活かせるので、雑音特性のよい低雑音アンパ部を形成できる。

【0015】なお、高出力アンパ部15のSiCMESFETの代わりに、さらに動作電圧を高くできるSiCMOSFETを用いることも可能である。また、上記低雑音アンパ部のGaN系MESFETの代わりに、さらに電子移動度を高くできるAlGaN/InGaNのヘテロ構造FETを用いることも可能である。このときは、In_{0.2}Ga_{0.8}N層をチャネル層とし、Al_{0.2}Ga_{0.8}N層をバリア層とした構造となり、図4のようになる。

【0016】図4は、低雑音アンパ部46のヘテロ接合

FETを含む構造断面図である。高出力アンパ部15は、図1の構成と同じである。SiC基板10上に、アンドープAl_{0.2}Ga_{0.8}N層41、アンドープIn_{0.1}Ga_{0.9}N層42、アンドープAl_{0.2}Ga_{0.8}N層43が形成され、ダブルヘテロ構造となっている。AlGaN43上には、シリコンデルタドーパ層を含む、アンドープGaN層44からなるショットキー層が形成され、この層の上に、ゲート電極46g、ソース電極46s、ドレイン電極46dが形成されている。

【0017】この構造により、井戸層に電子を閉じ込めることができるので、さらに、移動度を高めたヘテロFETとすることができ、雑音特性も向上する。

【0018】(実施の形態2) 図2は、本発明の第2の構成による送受信一体MMICを示す構成図である。図2において、20はSiC基板である。基板20上にはアンドープAl_{0.2}Ga_{0.8}N層からなる第一エピタキシャル膜21が成長されている。AlGaN層21は、SiC基板には、格子整合しないが、SiC基板20上に格子整合するように組成を選択した、 $Al(x)In(y)Ga(1-x-y)N$ ($0 \leq x, y \leq 1$) の混晶材料を用いて形成してもよい。

【0019】22は第二エピタキシャル膜で、エピタキシャル膜21上に、 $Al(x)In(y)Ga(1-x-y)N$ ($0 \leq x, y \leq 1$) の混晶材料を用いて形成されている。具体的には、基板20上に、アンドープGaN層22b、n型Al_{0.2}Ga_{0.8}N層22aが形成されている。

【0020】第2のエピタキシャル膜22には、低雑音アンパ部26が形成されている。低雑音アンパ26は、n型AlGaN層22aをチャネル層としたMESFETであり、小さなゲート幅を有している。

【0021】一方、高出力アンパ部25にはヘテロ接合FETが形成されており、SiC基板20およびAlGaN層21からなる第一エピタキシャル膜21内に形成されている。AlGaN21とSiC基板20との界面をキャリアが走行する。

【0022】高出力アンパ部25では、SiCよりもさらに大きなバンドギャップが実現できるAl(x)In(y)Ga(1-x-y)N材料を用いているので、絶縁破壊電圧が改善されている。またGaN系/SiCヘテロ構造により電子移動度も改善されており、実施形態1に比べて、利得や効率といった高周波パワーデバイス特性が向上している。

【0023】さらに実施形態1と同様に、低雑音アンパ部のGaN系MESFETの代わりに、さらに電子移動度を高くできるAlGaN/InGaN等のヘテロ構造FETを用いることも可能である。

【0024】

【発明の効果】以上のように本発明による半導体装置

5

は、GaAsの約10倍の高い熱伝導率と絶縁破壊電圧を有するSiC基板に高出力アンパ部を形成することによって、数十倍の高出力化を実現し、同時にSiC上にエピタキシャル成長可能なGaN系材料の高い電子移動度を活かした低雑音アンパ部を一体形成することによって、従来不可能であった超高出力型の送受信一体MMICを実現している。特に低雑音アンパ部をワイドギャップ半導体であるGaN系材料での実現により、高い使用環境温度においても低雑音特性が発揮されるので、今後さらに需要が拡大するマルチメディア社会の通信用デバイスのニーズを担うことができる。

【図面の簡単な説明】

6

【図1】本発明の送受信一体MMICの構成断面図

【図2】本発明の送受信一体MMICの構成断面図

【図3】従来のMMICの構成断面図

【図4】本発明の送受信一体MMICの構成断面図

【符号の説明】

10, 20 SiC基板

11 エピタキシャル膜

15, 25, 35 高出力アンパ部

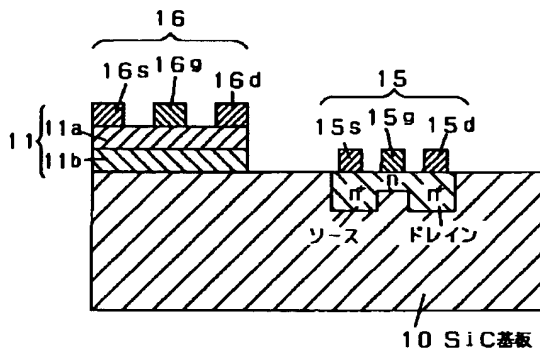
16, 26, 36 低雑音アンパ部

21 第一エピタキシャル膜

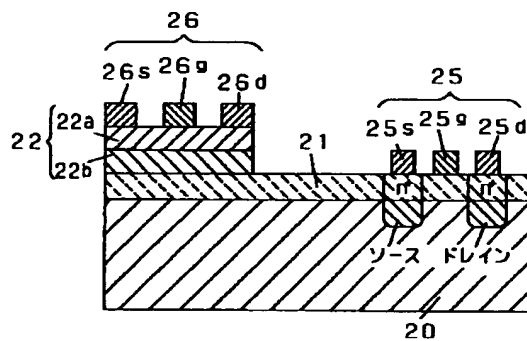
22 第二エピタキシャル膜

30 GaAs基板

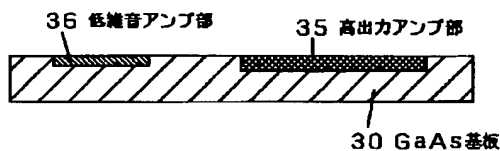
【図1】



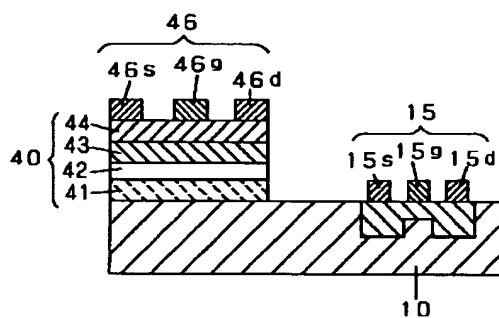
【図2】



【図3】



【図4】



PAT-NO: JP410284507A
DOCUMENT-IDENTIFIER: JP 10284507 A
TITLE: SEMICONDUCTOR DEVICE
PUBN-DATE: October 23, 1998

INVENTOR-INFORMATION:

NAME

OTA, TOSHIMICHI
MASATO, HIROYUKI
KUMABUCHI, YASUHITO

ASSIGNEE-INFORMATION:

NAME

MATSUSHITA ELECTRIC IND CO LTD

COUNTRY

N/A

APPL-NO: JP09086394

APPL-DATE: April 4, 1997

INT-CL (IPC): H01L021/338, H01L029/812 , H01L023/12 ,
H01L027/04 , H01L021/822

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a semiconductor device capable of greatly enhancing high-power output of a transmission amplifier part while controlling the temperature-induced deterioration of low noise characteristics of a receiving amplifier to a minimum.

SOLUTION: An $\text{Al}(x)\text{In}(y)\text{Ga}(1-x-y)\text{N}$ ($0 \leq x, y \leq 1$) epitaxial film 11 is formed on an SiC substrate 10. A high power output amplifier part 15 is formed

within, the SiC substrate 10. A low noise amplifier part 16 is formed in the epitaxial film 11. High power output is realized by forming the high power output amplifier part within the SiC substrate. At the same time, an ultra-high-power output type reception-transmission integrated MMIC is realized by integrally forming the low noise amplifier part utilizing the high electron mobility of GaN material which can be epitaxially grown, on the SiC.

COPYRIGHT: (C)1998,JPO